*Федеральное государственное бюджетное образовательное учреждение* *высшего образования*

|  |  |
| --- | --- |
| **Gerb-BMSTU_01** | ***«Московский государственный технический университет  имени Н.Э. Баумана***  ***(национальный исследовательский университет)»***  ***(МГТУ им. Н.Э. Баумана)*** |

ФАКУЛЬТЕТ ИНФОРМАТИКА И СИСТЕМЫ УПРАВЛЕНИЯ

КАФЕДРА КОМПЬЮТЕРНЫЕ СИСТЕМЫ И СЕТИ (ИУ6)

**Отчет**

**по лабораторной работе №1**

**Дисциплина:** Схемотехника

**Название лабораторной работы:**

Исследование дешифраторов

Студент гр. ИУ6-52  **\_\_\_\_\_\_30.10.2018 Бурлаков А.С.**

(Подпись, дата) (И.О. Фамилия)

Преподаватель  **\_\_\_\_\_\_\_\_\_\_\_ \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_**

(Подпись, дата) (И.О. Фамилия)

Москва, 2018

# ВВЕДЕНИЕ

Цель работы: изучение принципов построения и методов синтеза дешифраторов; макетирование и экспериментальное исследование дешифраторов

# ОСНОВНАЯ ЧАСТЬ

## Исследование линейного двухвходового дешифратора с инверсными выходами:

а) собрать линейный стробируемый дешифратор на элементах 3И-НЕ; наборы входных адресных сигналов 01 , AA задать в выходов 01 , QQ четырехразрядного счетчика; подключить световые индикаторы к выходам счетчика и дешифратора;

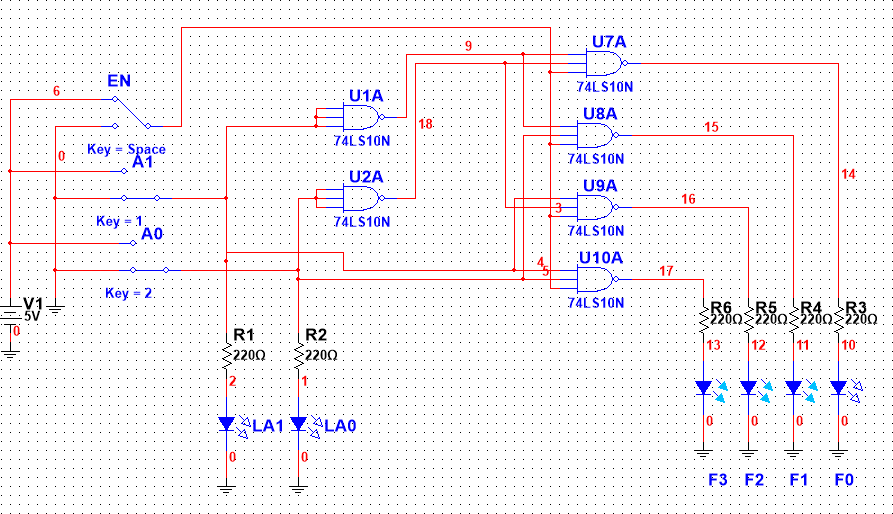


Рисунок 1 – Схема линейного стробируемого дешифратора 2-4

б) подать на вход счетчика сигнал с выхода ключа (Switch) лог. 0 и 1 как генератора одиночных импульсов; изменяя состояние счетчика с помощью ключа, составить таблицу истинности нестробируемого дешифратора (т.е. при ЕN=1);

Подавая на вход сигналы A1 и A0, составляем таблицу истинности при EN = 1.

Таблица 1 – Таблица истинности дешифратора 2-4 с инверсными выходами

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| A1 | A0 | F3 | F2 | F1 | F0 |
| 0 | 0 | 1 | 1 | 1 | 0 |
| 0 | 1 | 1 | 1 | 0 | 1 |
| 1 | 0 | 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 1 | 1 | 1 |

в) подать на вход счетчика сигнала генератора и снять временные диаграммы сигналов дешифратора; временные диаграммы здесь и в дальнейшем наблюдать на логическом анализаторе;

Подавая на вход сигнал с положительного выхода генератора прямоугольных импульсов, получим следующие временные диаграммы:

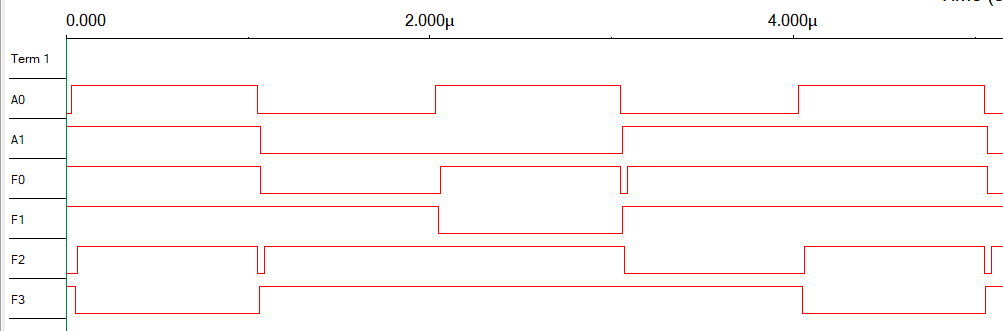


Рисунок 2 – Временные диаграммы нестробируемого дешифратора

г) определить амплитуду помех, вызванных гонками, на выходах дешифратора;

Амплитуда помех, вызванных гонками, равна амплитуде сигнала.

д) снять временные диаграммы сигналов стробируемого дешифратора; в качестве стробирующего сигнала использовать инверсный сигнал генератора, задержанный линией задержки логических элементов (повторителей и инверторов);

Изменим схему, добавив стробирующий сигнал с генератора прямоугольных импульсов с задержкой, созданной применением 4-х элементов 3И-НЕ.

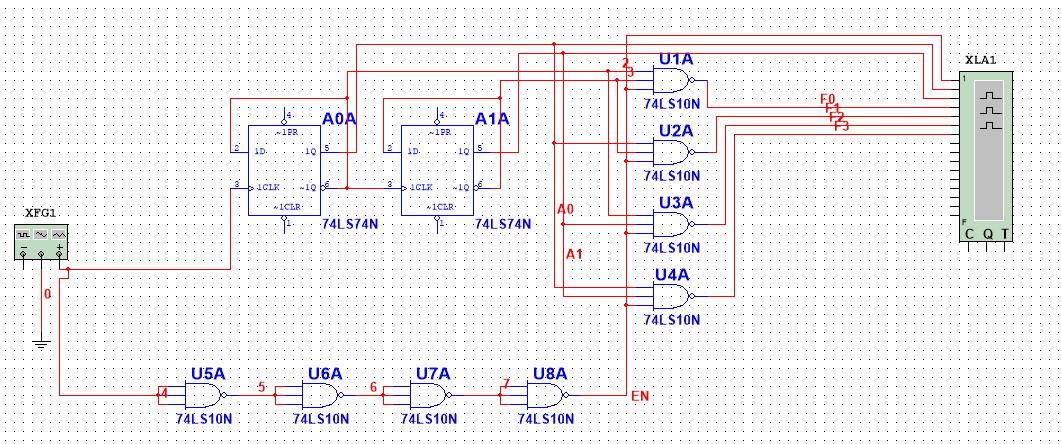


Рисунок 3 – Схема стробируемого дешифратора

Снимем временные диаграммы стробируемого дешифратора:

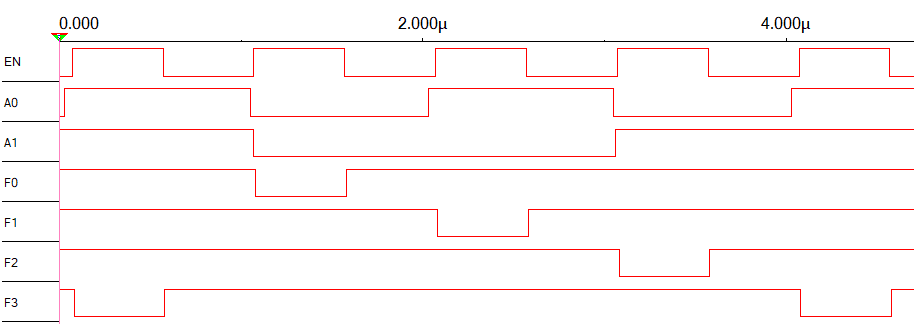


Рисунок 4 – Временные диаграммы стробируемого дешифратора

е) опередить время задержки, необходимое для исключения помех на выходах дешифратора, вызванных гонками.

Для определения времени задержки, вызванной гонками, используем часть временной диаграммы (Рис.2):

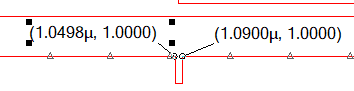


Рисунок 5 – Данные для определения времени задержки

Как можно заметить, время задержки, вызванной гонками, равно 40нс.

## Исследование дешифраторов ИС К155ИД4 (74LS155):

а) снять временные диаграммы сигналов двухвходового дешифратора, подавая на его адресные входы 1 и 2 сигналы Q0 и Q1 выходов счетчика, а на стробирующие входы E3 и E4 – импульсы генератора, задержанные линией задержки;

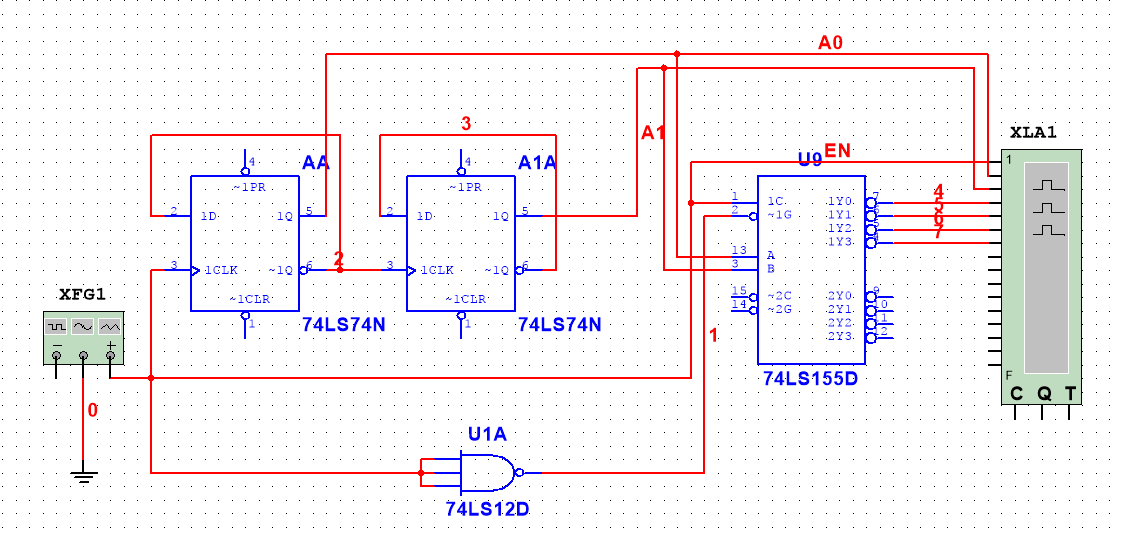


Рисунок 6 – Схема с использованием дешифратора 74LS155

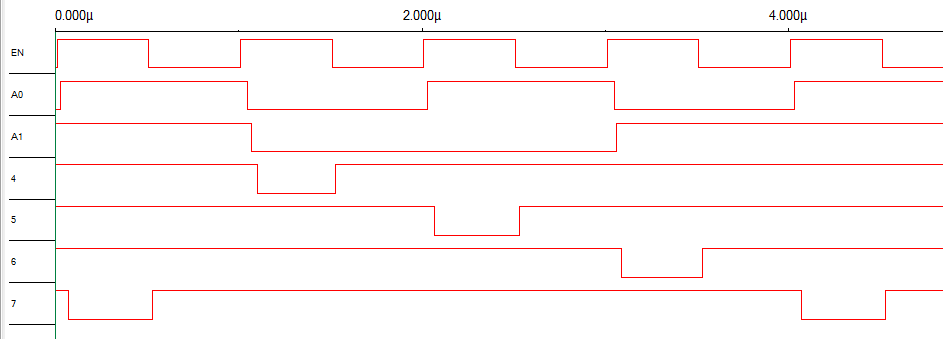


Рисунок 7 – Временные диаграммы схемы (рис.6)

б) определить время задержки стробирующего сигнала, необходимое для исключения помех на выходах дешифратора

Для устранения помех сигнал задерживать не нужно.

в) собрать схему трехвходового дешифратора на основе дешифратора К155ИД4, задавая входные сигналы A0, A1, A2 с выходов Q0, Q1, Q2 счетчика; снять временные диаграммы сигналов дешифратора и составить по ней таблицу истинности.

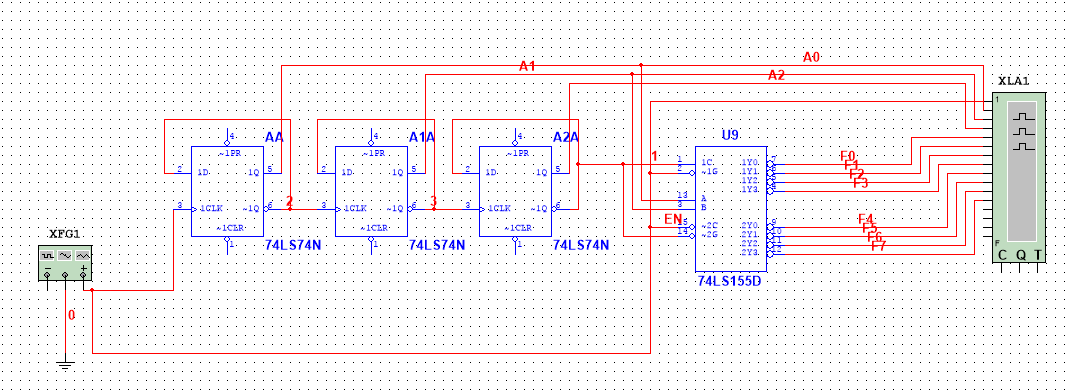


Рисунок 8 – Схема трехвходового дешифратора на основе дешифратора К155ИД4

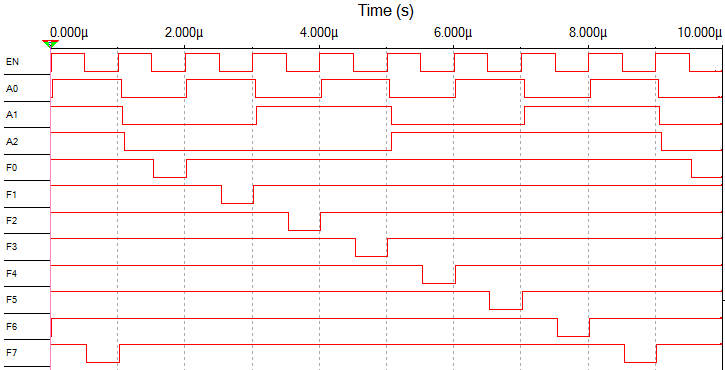


Рисунок 9 – Временные диаграммы дешифратора, представленного на рис.8

Таблица 2 - Таблица истинности схемы стробирующего дешифратора 3-8 с инверсными выходами:

|  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| EN | A0 | A1 | A2 | F0 | F1 | F2 | F3 | F4 | F5 | F6 | F7 |
| 1 | - | - | - | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| 0 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 |
| 0 | 0 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 |
| 0 | 0 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 |
| 0 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 1 |
| 0 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 |
| 0 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 |
| 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 |

## Исследование дешифраторов ИС КР531ИД14 (74LS139)

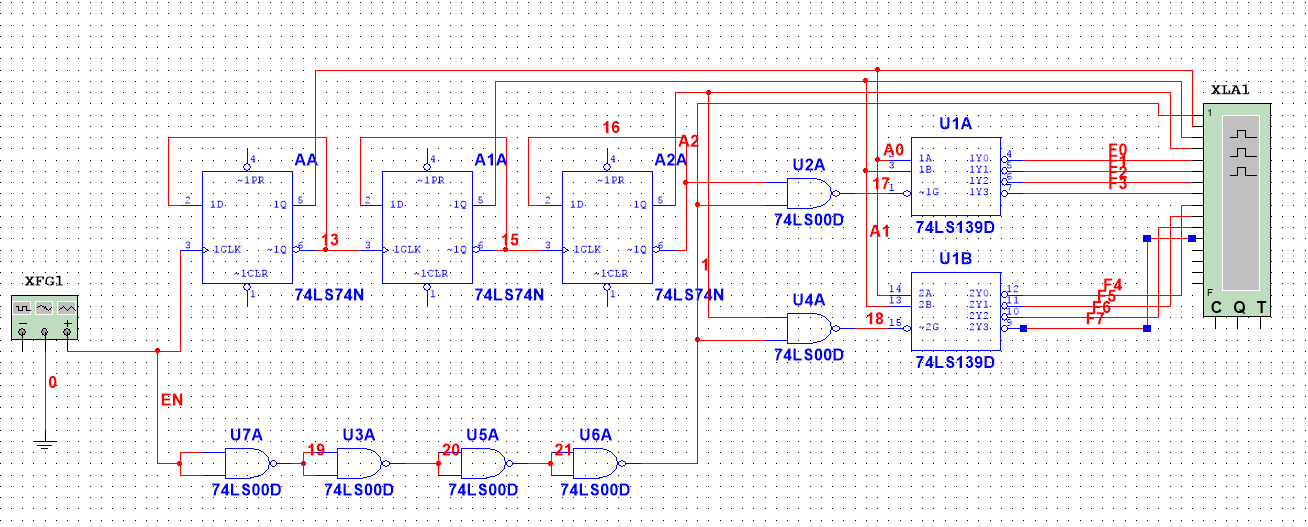
Выполняется аналогично п.2. ИС 74LS139 содержит два дешифратора DC 2-4 (U1A и U1B, см. рис. ниже) с раздельными адресными входами и разрешения. Входы разрешения – инверсные. Так как каждый дешифратор имеет один вход разрешения, то для образования двух инверсных входов необходимо перед входом разрешения включить двухвходовой ЛЭ. Чтобы на выходе ЛЭ получить функцию конъюнкции 1· 2, ЛЭ при наборе 00 входных сигналов должен формировать выходной сигнал 0, а на остальных наборах входных сигналов – 1. 

Рисунок 10 – Схема с использованием 2-х дешифраторов 74LS139 в качестве дешифратора 3-8

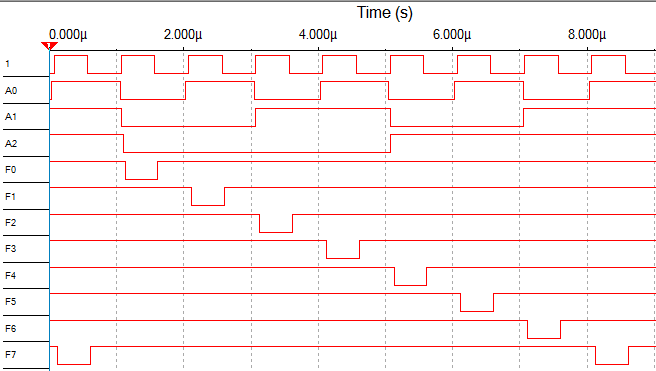


Рисунок 11 – Временные диаграммы дешифратора, представленного на рис.10

## Исследовать работоспособность дешифраторов ИС 533ИД7

а) снять временные диаграммы сигналов нестробируемого дешифратора DC 3-8 ИС 533ИД7, подавая на его адресные входы 1, 2, 4 сигналы Q0, Q1, Q2 с выходов счетчика, а на входы разрешения Е1, Е2, Е3 – сигналы лог. 1, 0, 0 соответственно;

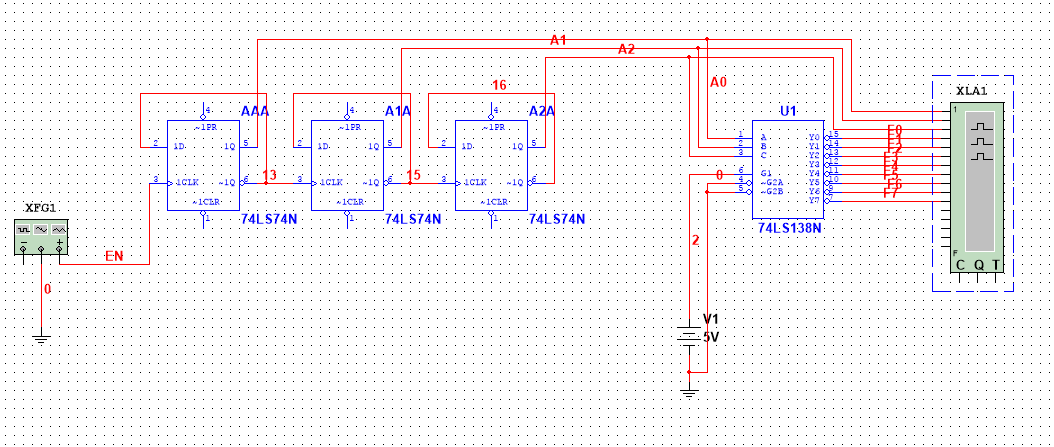


Рисунок 12 – Схема с использованием дешифратора DC3-8 ИС 533ИД7 без стробирования

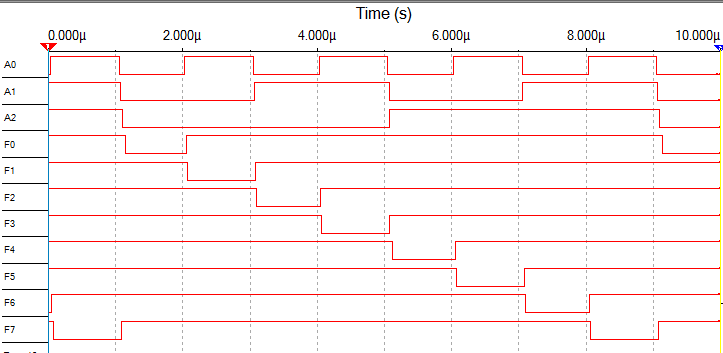


Рисунок 13 – Временная диаграмма дешифратора, представленного на рис.12

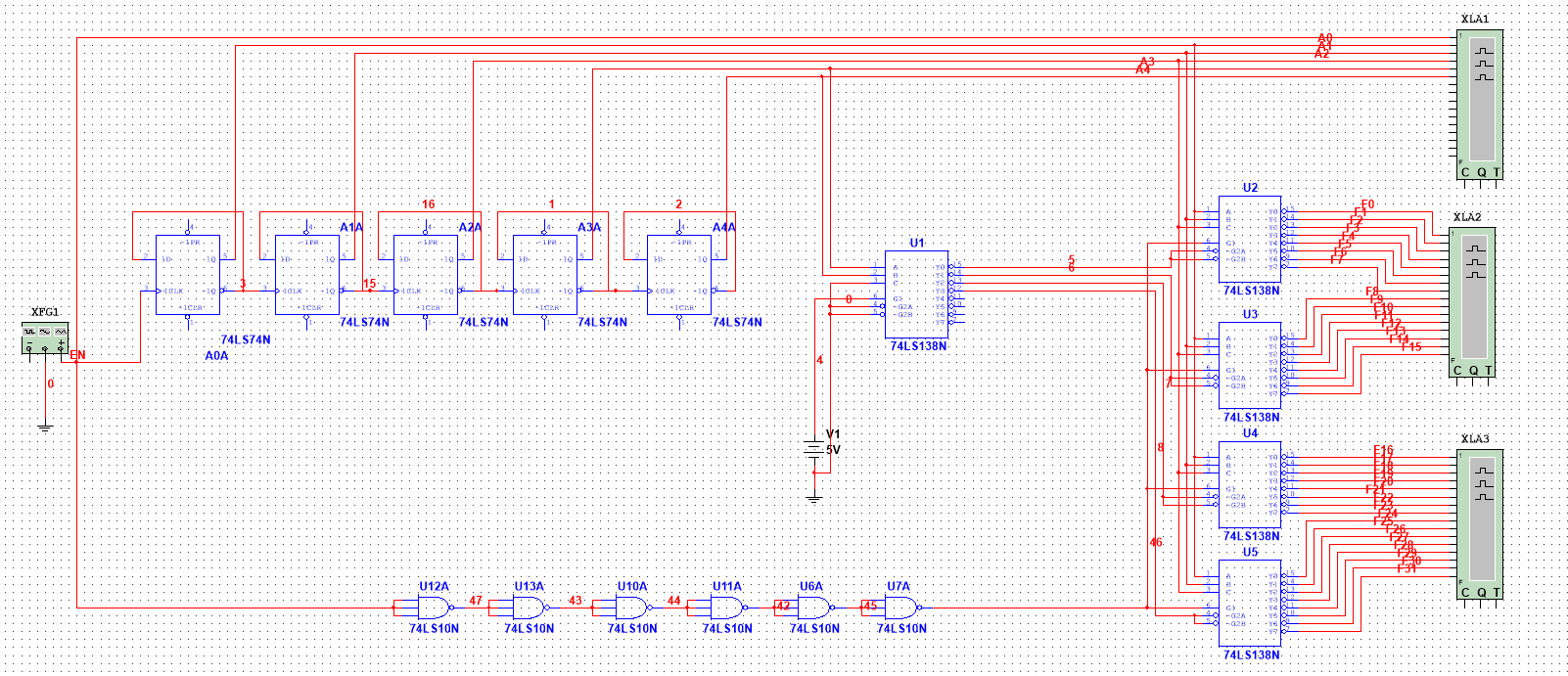
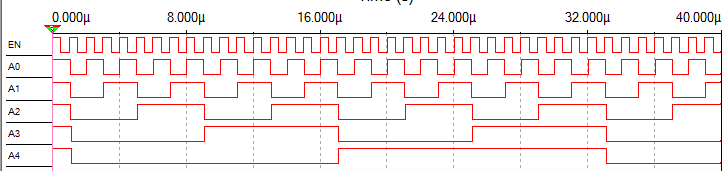
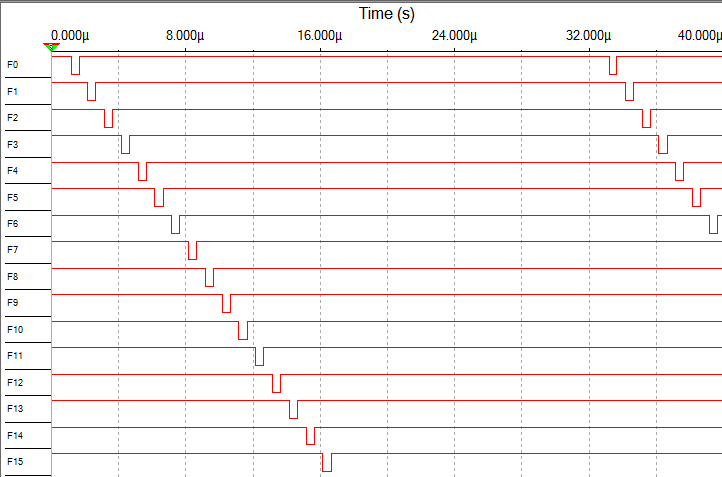
б) собрать схему дешифратора DC 5-32 cогласно методике наращивания числа входов и снять временные диаграммы сигналов, подавая на его адресные входы сигналы Q0, Q1, Q2, Q3, Q4 c выходов 5-разрядного счетчика, а на входы разрешения – импульсы генератора , задержанные линией задержки макета. 

Рисунок 14 – Схема дешифратора DC 5-32, составленного из дешифраторов DC3-8 согласно методике наращивания числа входов





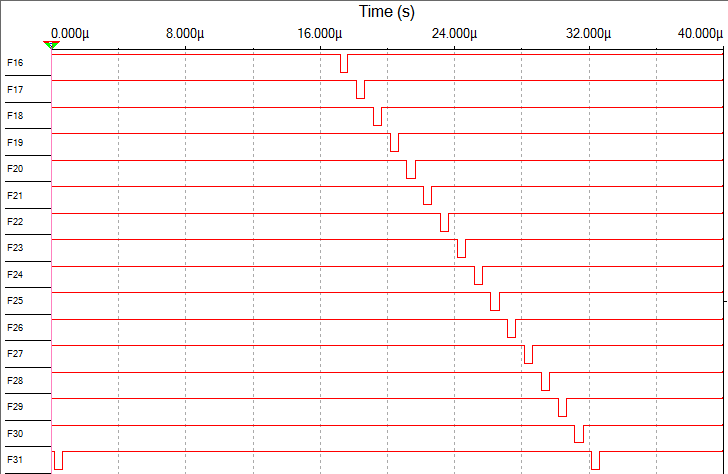


Рисунок 15 – Временная диаграмма работы дешифратора, представленного на рис.14

# Заключение

1. Исследована работа линейных двухвходовых дешифраторов с инверсными выходами, составлена таблица истинности работы дешифраторов;
2. Исследована работа дешифраторов ИС К155ИД4 (74LS155) , составлена таблица истинности работы дешифраторов;
3. Исследована работа дешифраторов ИС КР531ИД14 (74LS139);
4. Исследована работа дешифраторов ИС 533ИД7 (74LS138). Составлена схема дешифратора DC5-32 методом наращивания числа входов;
5. Для каждого из вышеперечисленных дешифраторов сняты временные диаграммы.